

DOI: https://doi.org/10.37811/cl_rcm.v6i4.2857

Evaluación de la fuga de corriente en capacitores electrolíticos mediante dos procesos de envejecido

Jaime Alexander Caballero Limón

M19380024@cdvictoria.tecnm.mx

TECNM/Instituto Tecnológico de Ciudad Victoria

Ricardo Daniel López García

ricardo.lg@cdvictoria.tecnm.mx

<https://orcid.org/0000-0002-2662-6103>

TECNM/Instituto Tecnológico de Ciudad Victoria

Humberto Jasso Guerrero

humberto.jg@cdvictoria.tecnm.mx

<https://orcid.org/0000-0003-4565-190X>

TECNM/Instituto Tecnológico de Ciudad Victoria

María Magdalena Reyes Gallegos

maria.rg@cdvictoria.tecnm.mx

TECNM/Instituto Tecnológico de Ciudad Victoria

Araceli Maldonado Reyes

araceli.mr@cdvictoria.tecnm.mx

<https://orcid.org/0000-0003-3585-8034>

TECNM/Instituto Tecnológico de Ciudad Victoria

RESUMEN

La fuga de corriente y sobrevoltaje son de los problemas más críticos en los sistemas eléctricos y electrónicos, los cuales están relacionados con quejas de clientes, y que se estima representan \$ 1,920 millones de dólares en pérdidas anuales. En el presente trabajo se evaluaron la fuga de corriente en dispositivos electrónicos como lo son los capacitores electrolíticos con aplicaciones comerciales, y con especificaciones de 10 μm y 35 V. Dos procesos de envejecido fueron evaluados, el tradicional aplicando voltaje y temperatura, y un nuevo proceso eliminando la temperatura e incrementando el voltaje de operación. La efectividad para cada proceso se evaluó mediante equipos tradicionales de medición de corriente y voltaje. Se utilizaron herramientas estadísticas, como distribución logarítmica normal de 3 parámetros, series de tiempo y diagramas de probabilidad, con la finalidad de analizar los datos obtenidos para cada proceso. Se observó, que la fuga de corriente de ambos procesos es aceptable dentro de los límites de especificación, y para el nuevo proceso los resultados de las pruebas a largo plazo mostraron mayor efectividad.

Palabras clave: fuga de corriente; sobrevoltaje; envejecimiento.

Correspondencia: M19380024@cdvictoria.tecnm.mx

Artículo recibido: 05 agosto 2022. Aceptado para publicación: 15 agosto 2022.

Conflictos de Interés: Ninguna que declarar

Todo el contenido de **Ciencia Latina Revista Científica Multidisciplinar**, publicados en este sitio están disponibles bajo

Licencia [Creative Commons](https://creativecommons.org/licenses/by/4.0/) 

Como citar: Caballero Limón, J. A., López García, R. D., Jasso Guerrero, H., Reyes Gallegos, M. M., & Maldonado Reyes, A. (2022) Evaluación de la fuga de corriente en capacitores electrolíticos mediante dos procesos de envejecido. *Ciencia Latina Revista Científica Multidisciplinar*, 6(4) 3516-3530. DOI: https://doi.org/10.37811/cl_rcm.v6i4.2857

Evaluation of leakage current in electronic capacitors by means of two aging processes

ABSTRACT

Leakage currents and overvoltage are among the most critical problems in electrical and electronic systems, which are related to customer complaints, and which are estimated to represent \$1.92 billion in annual losses. In the present work, the leakage currents in electronic devices such as electrolytic capacitors with commercial applications, and with specifications of 10 μm and 35 V, were evaluated. Two aging processes were evaluated, the traditional one applying voltage and temperature, and a new one process by removing the temperature and increasing the operating voltage. The effectiveness of each process was evaluated using traditional current and voltage measurement equipment. Statistical tools were used, such as 3-parameter log-normal distribution, time series, and probability diagrams, in order to analyze the data obtained for each process. It was observed that the leakage currents of both processes are acceptable within the specification limits, and for the new process, the results of the long-term tests showed greater effectiveness.

Keywords: *leakage currents; overvoltage; aging*

INTRODUCCIÓN

Los capacitores electrolíticos de tantalio (CET) son componentes electrónicos que almacenan y distribuyen energía a través de un campo eléctrico. Son esenciales en aplicaciones electrónicas relacionadas con la industria aeroespacial, automotriz, medicina, militar y comercial, donde su alta confiabilidad y larga vida útil son factores críticos. Debido al acelerado desarrollo de la tecnología y los mercados internacionales cada vez más exigentes en cuanto a la calidad y costo de los componentes electrónicos, obligan a los fabricantes de los componentes electrónicos a incrementar los estándares de calidad y confiabilidad de sus productos a través de la mejora de sus procesos productivos.

Es conocido que las fallas eléctricas en los CET frecuentemente están relacionadas con la calidad del polvo de tantalio utilizado durante el proceso de sinterización, las condiciones ambientales de trabajo tales como la humedad y la temperatura, y las condiciones de aplicación en el campo, como cambios de voltaje, resistencia en serie con el capacitor y el sobrevoltaje. Todas estas variables son consideradas como críticas para la confiabilidad del capacitor (Tekcan & Kirisken, 2010). Debido a lo anterior, en las últimas décadas se han realizado un número importante de investigaciones para comprender el efecto de las variables involucradas en las fallas de los CET. La mayoría de las investigaciones, se han enfocado en evaluar el rendimiento de los capacitores en condiciones extremas de temperatura y humedad, que incluían configuraciones de voltajes y corrientes de trabajo exigentes. Los resultados obtenidos han permitido mejorar los procesos productivos con un impacto positivo en las propiedades (físicas, térmicas, eléctricas y mecánicas) de los CET (Wang, 2020; Zou, 2012; Trainer, 2001; Chaneliere, 1998).

Durante el proceso de fabricación de los CET, se llevan a cabo diferentes etapas del proceso electroquímico, las cuales involucran la inmersión de los capacitores en diferentes sustancias químicas que forman las capas internas de los CET, y presentan diferentes coeficientes de expansión térmica basados en las características químicas de cada compuesto. Los CET son sometidos, después de cada inmersión, a diferentes tratamientos térmicos que funcionan como procesos de curado. Sin embargo, debido a que los capacitores pasan por altas temperaturas en rangos de 65°C a 400°C, durante largos ciclos de tiempo, estos pueden experimentar una alta magnitud de tensiones termomecánicas internas que podrían conducir a un aumento en la resistencia en serie

equivalente (RSE), y puntos de fractura en la capa dieléctrica principalmente. En condiciones de aplicaciones extremas, una capa dieléctrica dañada podría causar fallas repentinas de fuga de corriente y picos de corriente. Por lo tanto, es crítico controlar las diferentes etapas de fabricación de los CET, donde el tiempo, la temperatura y el voltaje aplicado son determinantes para obtener las mejores propiedades, la calidad y confiabilidad de los capacitores durante su servicio.

Es conocido que la fuga de corriente de alta magnitud es considerada una de las fallas más críticas que enfrentan los CET, lo anterior es atribuido a las impurezas y grietas presentes en la capa de pentóxido de tantalio (Ta_2O_5) formado en el capacitor, la cual funciona como dieléctrico en estos capacitores. Este tipo de fallas se presenta durante la exposición de los capacitores a ciclos de alta temperatura, contribuyendo al incremento de la corriente de fuga. En consecuencia, la probabilidad de que los capacitores presenten un tipo de falla o exploten durante su servicio es alto, y a este fenómeno se le conoce como “centelleo” (Moonen, 2007; Lee, 2018; Tian, 2012). La fuga de corriente ha sido ampliamente investigadas para evaluar el efecto del proceso de fabricación en el rendimiento del capacitor durante su servicio. Se ha determinado, que variables como la humedad, la temperatura, la corriente y el voltaje afectan la calidad y por lo tanto la confiabilidad de los capacitores (Lee H, 1984; Haque & Alam, 2010; Teverovsky, 2014; Sedlakova, 2010; Yu, 2016).

La exposición a altas temperaturas durante las diferentes etapas del proceso de fabricación de los CET modifica la relación de cambio de las reacciones físicas y químicas de las diferentes capas que conforman a los capacitores. En consecuencia, pueden aparecer modos de falla debido al deterioro de las capas internas, incluida la capa dieléctrica. El calor generado tanto en la superficie del capacitor como internamente, desarrolla tensiones internas tanto de origen térmicas y mecánicas, las cuales impactan negativamente en el rendimiento y la confiabilidad del capacitor. Y aunque en la actualidad existen numerosas investigaciones sobre el comportamiento de los capacitores expuestos a altas temperaturas, los resultados obtenidos hasta el momento siguen siendo un reto para obtener un rendimiento óptimo en sus propiedades físicas, térmicas y mecánicas.

Algunos investigadores se han centrado en estudiar la exposición de los capacitores electrolíticos de tantalio a cambios bruscos de temperatura en rangos entre $-65\text{ }^{\circ}\text{C}$ a 150

°C y considerando variables como ciclos de tiempo, tiempo de residencia, capacitancia, humedad y voltaje de operación. Los resultados de estas investigaciones han demostrado que la corriente de fuga es un indicador tan sensible de la calidad del dieléctrico que se ha convertido en uno de los parámetros más relevantes a controlar. Cuando la temperatura de operación de los CET es tan alta que provoca altas fuga de corriente, se puede presentar una degradación significativa en el capacitor causada por la falla del dieléctrico que afectará su rendimiento (Teverovsky, 2014; Reed & Paulsen, 2002). Las altas temperaturas son un factor crítico durante el proceso de fabricación del capacitor que puede provocar el incremento en la magnitud de la fuga de corriente. Por lo tanto, aumentando la probabilidad de presentar fallas significativas por variaciones de voltaje. En investigaciones recientes, se han estudiado los mecanismos de fractura más recurrentes en el dieléctrico del capacitor debido a la exposición a altas tensiones y temperaturas, este fenómeno es conocido como “self-healing”. Los resultados muestran que la autocuración puede iniciarse en la superficie dieléctrica (Ta_2O_5) a temperaturas cercanas a los 85 °C y suministrando un 32% adicional de la tensión nominal del capacitor, esta tensión añadida provoca la formación de un “sello” del compuesto de Mn_2O_3 que favorece la reducción de fuga de corriente en los capacitores (Pan, 2020; Cavallini, 2000; Wang Z, 2017; Belko, 2016; Schneider, 2012; Jia, 2007).

Una de las funciones principales del proceso de envejecimiento es activar el mecanismo de autocuración en los CET, para obtener la ventaja mencionada anteriormente. Si bien en la literatura numerosos trabajos de investigación apuntan a minimizar o eliminar las fallas por fuga de corriente presentes en los capacitores provocadas por altas temperaturas o sobrevoltajes, en la actualidad este fenómeno continúa siendo uno de los principales desafíos que enfrentan las empresas fabricantes de este tipo de componentes electrónicos.

Si la distribución de las fallas en los capacitores probados se ajusta a una distribución estadística como una distribución Weibull, los datos obtenidos de podrían extrapolarse matemáticamente de una distribución de datos conocida. Este tipo de método se aplica con frecuencia en estudios de confiabilidad debido a la flexibilidad que ofrece. La distribución de Weibull permite modelar fácilmente las fallas de tipo creciente, decreciente y constantes. El resultado de una falla de tipo creciente o decreciente tendrá

probabilidades de fallar con el tiempo, mientras que, una de tipo constante tiene las mismas probabilidades de fallar en cualquier momento (Ling, M H & Hu X H, 2020).

El presente trabajo de investigación tiene como objetivo evaluar dos métodos de envejecido en capacitores comerciales de tantalio de 10 μF de capacitancia y 35 V de tensión nominal, donde las variables a estudiar son la fuga de corriente y de sobrevoltaje. Por un lado, el proceso tradicional consistente en someter las piezas a un tratamiento térmico de +85 °C y aplicar una tensión un 32% superior a la nominal. Por otro, un nuevo proceso, que elimina el tratamiento térmico y compensa la ausencia de calor con un aumento de tensión adicional del 52% sobre la tensión nominal. La fuga de corriente y de sobrevoltaje registradas en ambos procesos de envejecimiento se midieron utilizando amperímetros de alta resolución, capaces de realizar lecturas en rangos de nanoamperios. Se analizaron las medidas tomadas durante las etapas experimentales, incluidas las de una prueba a largo plazo; los datos recopilados respaldaron las evaluaciones de eficiencia y confiabilidad de los capacitores probados a través de ambos procesos de envejecimiento.

METODOLOGÍA

Para la primera parte del estudio, fueron seleccionados cinco lotes de CET, las características de estos capacitores fueron de un voltaje de operación de 35 V, capacitancia de 10 μF , rango de temperatura de operación entre -55 °C y +125 °C y dimensiones de 7,3 mm x 4,3 mm x 2,8 mm de largo, ancho y alto respectivamente. La parte experimental de estos lotes se llevó a cabo en condiciones normales de producción en el área de curado o envejecimiento, que pertenece a la etapa final del proceso de fabricación de los capacitores electrolíticos de tantalio. De cada lote se formaron dos grupos, cada uno con 315 piezas seleccionadas aleatoriamente, y utilizando el proceso de envejecido tradicional en un grupo y el nuevo proceso de envejecido en el otro.

Para el proceso tradicional, los capacitores se colocaron en un recipiente dentro de un horno eléctrico, por un tiempo de permanencia de 100 minutos hasta alcanzar una temperatura de +85 °C. En cuanto al voltaje, durante los primeros minutos de rampa, el voltaje de alimentación incrementó desde 0 V hasta llegar a un voltaje 32% superior al nominal. Este voltaje permaneció constante durante el tiempo restante. Por otro lado, el nuevo proceso consistió en eliminar la etapa de tratamiento térmico (no suministrando calor) y compensar el efecto de la temperatura en la capa dieléctrica del capacitor

umentando el voltaje en un 20%, manteniendo los mismos tiempos de rampa y permanencia del proceso tradicional. Después de terminar ambos procesos de envejecimiento, se midieron la fuga de corriente de cada pieza mediante métodos de prueba tradicionales.

En la segunda parte de esta investigación se realizó una prueba a largo plazo para medir la confiabilidad de los capacitores de ambos procesos de envejecimiento. Además, para evaluar el impacto de la temperatura y el voltaje en la estabilidad de la corriente de fuga durante el tiempo de operación. Se seleccionaron aleatoriamente cinco lotes de la prueba a largo plazo y se dividieron en dos grupos cada lote con 77 capacitores por grupo, sometiéndolo a un grupo de cada lote al proceso tradicional y al otro grupo al nuevo proceso. La fuga de corriente, durante la prueba de larga duración, se midieron en dos condiciones diferentes de temperatura y voltaje, la primera condición fue a +25 °C y 35 V, y la segunda a +125 °C y 23.5 V, se realizaron las mediciones a las 0 h, 250 h, 500 h y 1000 h.

En la tercera y última parte del estudio, para comparar ambos procesos de envejecimiento en condiciones normales de producción, es decir, utilizando condiciones de alto volumen de producción, se seleccionaron aleatoriamente 80 lotes de producción, con un promedio de 15.000 piezas por lote. La mitad de los lotes fueron procesados por el proceso tradicional, la otra mitad por el nuevo. Las métricas evaluadas fueron el promedio y la desviación estándar de la corriente de fuga para cada lote, las cuales se midieron utilizando las condiciones de prueba de la línea de producción, y una temperatura constante de +85°C con un 32 % de voltaje adicional al nominal durante aproximadamente 7 minutos.

RESULTADOS Y DISCUSIÓN

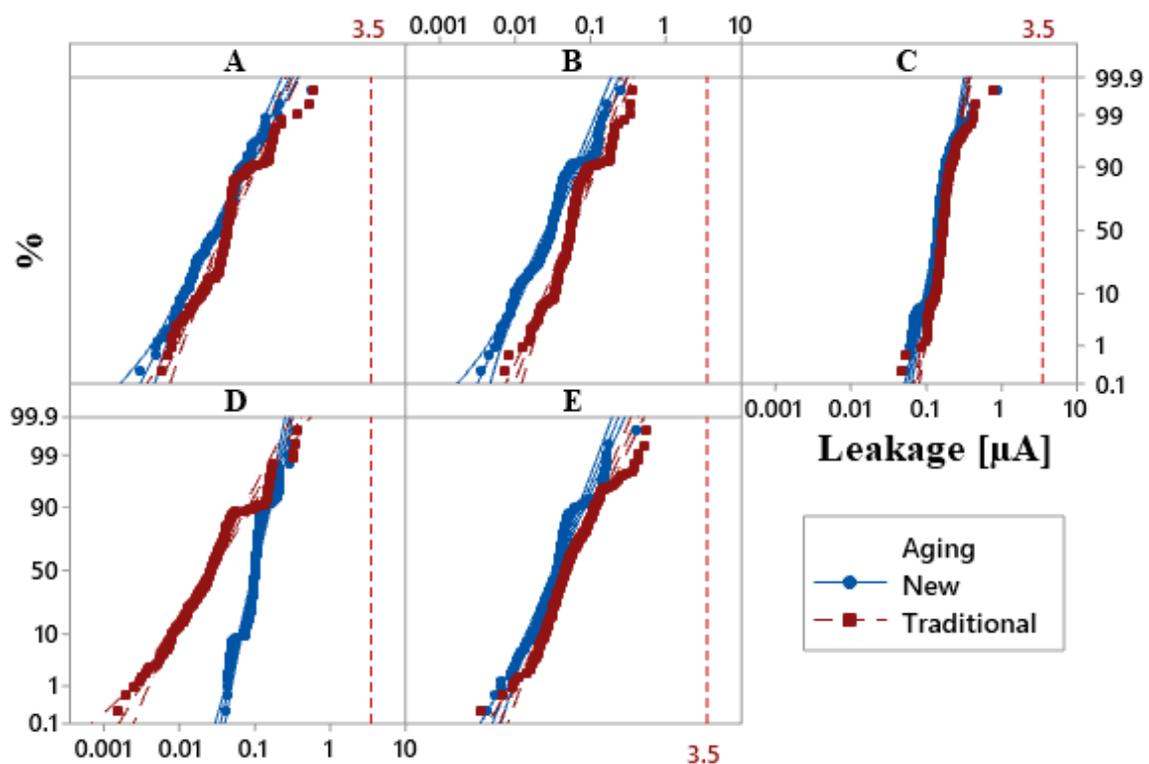
La Figura 1, muestra el comportamiento de las lecturas de corriente de fuga frente al porcentaje acumulativo de piezas estudiadas para los cinco lotes probados en la primera parte de la investigación, este análisis se realizó utilizando una distribución log-normal de 3 parámetros. A diferencia de otros parámetros de capacitores de tantalio, como ESR, capacitancia o factor de disipación, la distribución logarítmica normal de 3 parámetros se ajusta principalmente al comportamiento actual de los capacitores de tantalio.

Las líneas en color rojo y azul corresponden a los procesos de envejecido tradicional y nuevo, respectivamente. La línea punteada corresponde a la corriente de fuga máxima

permitida para el capacitor seleccionado; según las especificaciones del fabricante corresponde a $3.5 \mu\text{A}$. Las lecturas de fuga por debajo de este valor se consideran aceptables, que el porcentaje de falla durante el servicio es casi nulo. En la Figura 1 se muestra que ambos procesos tienen un comportamiento similar para la corriente de fuga y que los valores obtenidos se encuentran por debajo del límite especificado para este tipo de capacitores ($<3.5 \mu\text{A}$). Adicionalmente, se puede observar que cuatro de los cinco lotes procesados con el nuevo proceso de envejecido (línea azul) presentan lecturas de fuga de corriente ligeramente desplazadas hacia la izquierda de la gráfica en comparación con el método tradicional (línea roja). Lo anterior, demuestra que eliminar la temperatura y aumentar el voltaje de operación aplicado durante el nuevo proceso de envejecimiento favorece la reducción de la corriente de fuga, lo que se traduce en una menor probabilidad de fallas tanto en el proceso productivo como durante su servicio.

Figura 1

Fuga de corriente de capacitores (Leakage) obtenidas a través de los procesos de envejecido (Aging) tradicional (Traditional) y nuevo (New).



De la Figura 1, se determinó el valor de la corriente de fuga al 50% del porcentaje acumulado, se nombró x , para cada lote y condición de envejecimiento. La probabilidad (P), por encima de este valor de x , se calculó utilizando una distribución logarítmica normal de 3 parámetros. En la Tabla 1, se presentan los resultados obtenidos. Se puede

observar que cuatro de los cinco lotes fabricados con el nuevo proceso de envejecido presentaron menor porcentaje de capacitores con fuga de corriente superiores a x ; son los lotes A, B, C y E. Aunque el lote D presentó fuga de corriente más elevadas para el nuevo proceso de envejecimiento que para el tradicional, la desviación estándar fue menor (0.0417 nuevo proceso contra 0.0512 del proceso tradicional). Adicionalmente, en el grupo de capacitores fabricados con el proceso de envejecimiento tradicional, se registró la corriente de fuga más elevada con un valor de $0.37 \mu\text{A}$, el cual es superior a cualquier valor registrado durante el nuevo proceso de envejecimiento.

Tabla 1

Estimación de piezas con fuga de corriente superiores al valor de x utilizando una distribución log-normal de 3 parámetros.

Lote	Envejecido	$P=(X>x)$	% de piezas $>x$
A	Nuevo	0.043	31.56%
	Tradicional	0.043	49.67%
B	Nuevo	0.031	43.20%
	Tradicional	0.031	84.56%
C	Nuevo	0.163	29.86%
	Tradicional	0.163	51.85%
D	Nuevo	0.035	99.91%
	Tradicional	0.035	36.87%
E	Nuevo	0.046	31.72%
	Tradicional	0.046	55.75%

Las Figuras 2 y 3, muestran los resultados de la evaluación a largo plazo para uno de los cinco lotes evaluados, utilizando las condiciones de medición de fuga de corriente mencionadas anteriormente. Estas condiciones se resumen en la Tabla 2.

Tabla 2

Condiciones de prueba de los capacitores a lo largo de la prueba a largo plazo con diferentes parámetros de temperatura y voltaje.

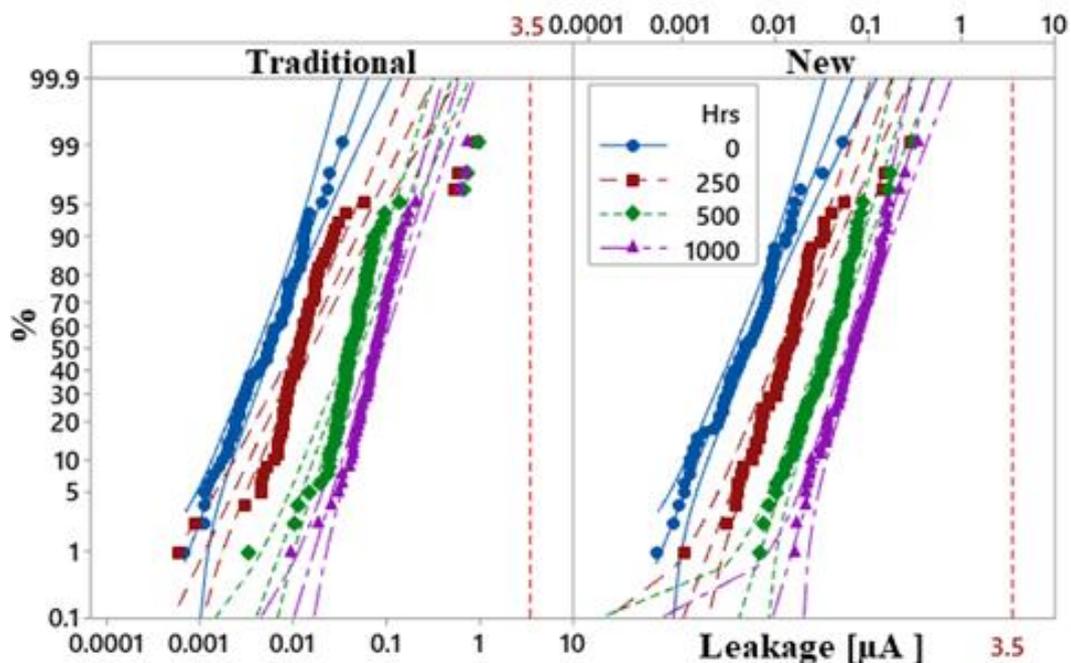
	Tiempo final	Condición	Piezas
1	1000 hrs	25°C 35V	77
2	1000 hrs	125°C 23.5V	77

La Figura 2. corresponde al comportamiento de las lecturas de fuga de corriente evaluadas a temperatura y voltaje de +25°C y 35V, respectivamente. Para estas

condiciones de prueba, la fuga de corriente permaneció dentro del límite establecido para el capacitor seleccionado ($<3.5 \mu\text{A}$); para ambos procesos de envejecimiento se observó este comportamiento durante las etapas inicial, intermedia y final de la prueba. Se puede observar, que para el proceso tradicional tres piezas con valores de corriente de fuga más altos que el resto de los capacitores y se encuentran entre $0.1 \mu\text{A}$ y $1 \mu\text{A}$, que corresponden a un tiempo de 250 hrs. Este tipo de desempeño representa un riesgo potencial de falla para estos capacitores en su aplicación final.

Figura 2

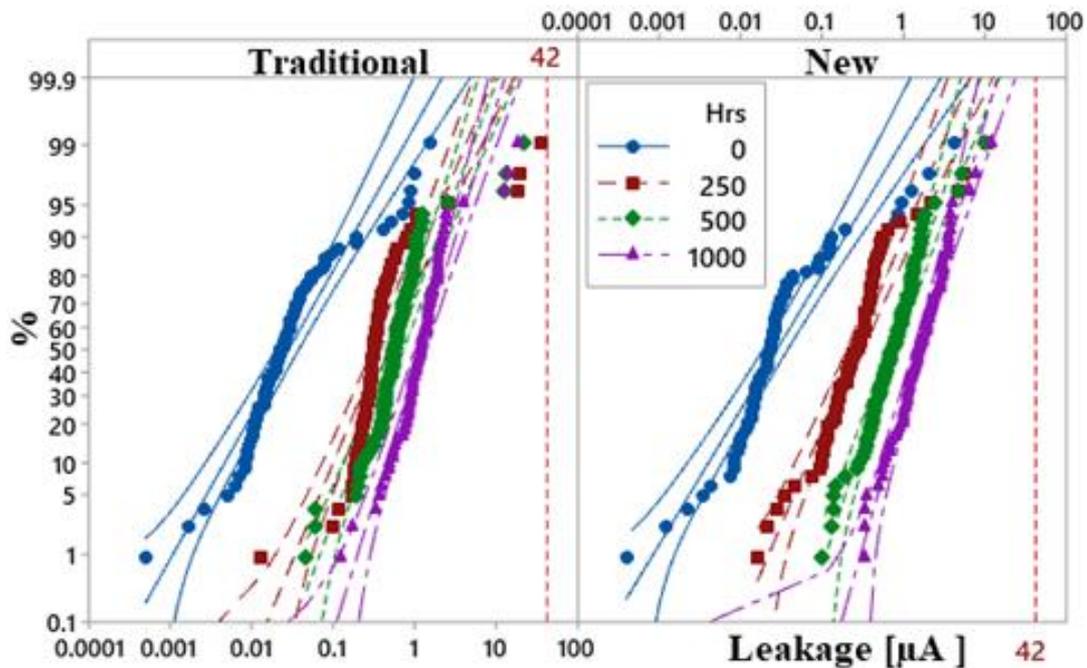
Evaluación de fuga de corriente (Leakage) en CETs con envejecido tradicional (Traditional) y nuevo (New) sometidos a una prueba de larga duración probada usando $+25 \text{ }^\circ\text{C}$ y 35 V .



En la Figura 3, se puede observar un efecto similar al mostrado en la Figura 2, la cual corresponde a la fuga de corriente medidas a una temperatura y voltaje de $+125 \text{ }^\circ\text{C}$ y 23.5 V , respectivamente. Se observa para el proceso tradicional, que tres capacitores presentaron una alta corriente de fuga después de 250 hrs de prueba, la cual está cerca del límite máximo permitido en condiciones de alta temperatura para este tipo de capacitores ($42 \mu\text{A}$). Estos resultados sugieren que estos capacitores podrían fallar potencialmente en su aplicación final. Además, el nuevo proceso de envejecimiento muestra lecturas de corriente menos dispersas durante el tiempo de prueba.

Figura 3

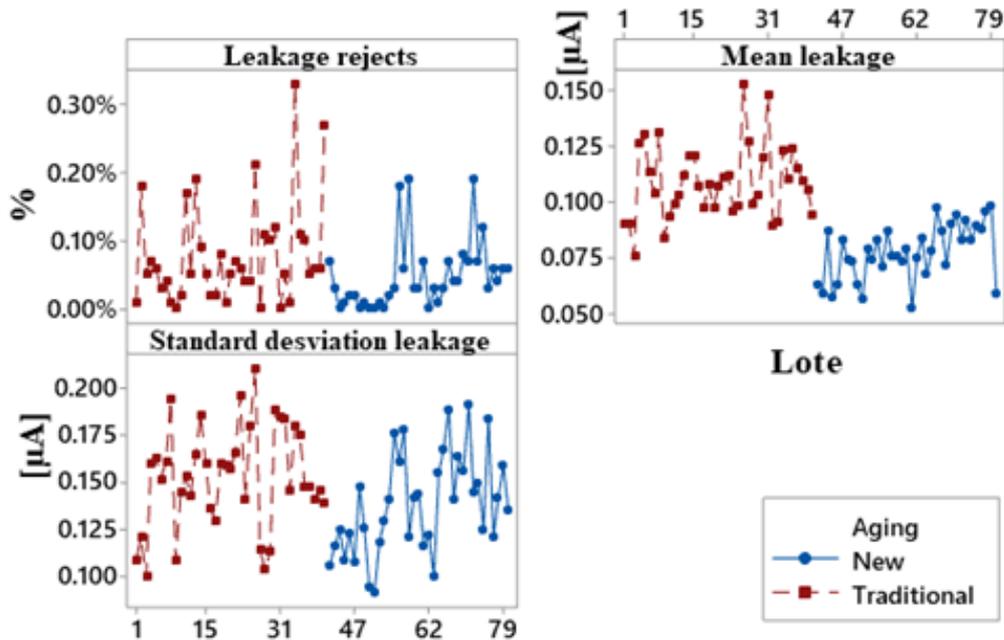
Evaluación de la fuga de corriente (Leakage) en CETs con envejecido tradicional (Traditional) y nuevo (New) sometidos a una prueba de larga duración probada usando +125 °C y 23,5 V.



En la Figura 4, se presentan los resultados de la tercera parte de la experimentación, obtenidos en condiciones normales de producción y con un alto volumen de piezas producidas. Se muestran el porcentaje de capacitores rechazados, la media y la desviación estándar de la corriente de fuga para los lotes seleccionados. El contraste de ambos procesos de envejecido, en cuanto al porcentaje de rechazos por fuga de corriente, muestra que el proceso tradicional tiene un mayor número de capacitores rechazados que el nuevo proceso en torno al 0,02% de media. Para comprobar la diferencia estadística de ambos procesos de envejecimiento con respecto a la media de fugas de corriente, se realizó una prueba de t-student, con un nivel de confianza del 95%, mediante el método de Welch. El resultado de la prueba T fue un valor de p por debajo de 0,001. Los resultados de las pruebas estadísticas anteriores y el análisis gráfico muestran los beneficios del nuevo proceso de envejecimiento en la media de fuga.

Figura 4

Análisis comparativo del porcentaje de rechazos (*Leakage rejects*), medias (*Mean leakage*) y desviaciones estándar (*Estándar desviation leakage*) de la fuga de corriente de los lotes de producción (1-40) para ambos métodos de envejecimiento tradicional (*Traditional*) y nuevo (*New*).



CONCLUSIONES

En el presente trabajo de investigación, se realizó un análisis comparativo para evaluar la eficacia y la posterior implementación de un nuevo proceso de envejecimiento en la etapa final del proceso de fabricación de CET. La comparación de los resultados de corriente de fuga de capacitores sometidos a ambos procesos de envejecido es la base de este análisis, que incluyó el estudio de la fuga de corriente al principio, durante y al final de una prueba a largo plazo que incluyó la aplicación de alta temperatura. El análisis consideró el estudio de piezas de capacitores rechazados en el proceso de producción en condiciones normales de operación debido a la alta corriente de fuga. En la primera fase de la experimentación, los valores de corriente de fuga para ambos procesos estuvieron dentro del límite de especificación de fuga de corriente establecido por el fabricante de los capacitores probados, lo que reduce la probabilidad de fallas durante el proceso de producción y durante su servicio.

Sin embargo, el nuevo proceso de envejecimiento mostró mejores resultados durante la prueba a largo plazo cuando los capacitores fueron probados bajo diferentes

temperaturas y voltajes aplicados. Cuatro de los cinco lotes mostraron lecturas de fuga de corriente más bajas en esta etapa de experimentación. En condiciones de producción de alto volumen, el nuevo proceso presentó un porcentaje de rechazos inferior al proceso tradicional. En base a este resultado, se puede predecir que se desperdiciará menos material en piezas rechazadas, consiguiendo una operación más rentable. Del estudio realizado es fundamental destacar que eliminar la temperatura al proceso de envejecimiento y compensar su efecto con un aumento de voltaje fue efectivo en cuanto al comportamiento de fuga de corriente, lo que se traduce en un mejor funcionamiento de los CET durante su servicio.

REFERENCIAS BIBLIOGRÁFICAS

- Belko V., Emelyanov O & Ivanov I. (2016). The experimental investigation and numerical simulation of self-healing in metallized film capacitors. *IEEE International Conference on Dielectrics*, 613-616. DOI: 10.1109/IDC.2016.7547530.
- Cavallini A., Fabiani D., Mazzanti G & Montanari G C. (2000). Models for degradation of self-healing capacitors operating under voltage distortion and temperature. *Proceedings of the 6th International Conference on Properties and Applications of Dielectric Materials*, 108-111. DOI: 10.1109/ICPADM.2000.875641.
- Chaneliere C., Autran J L., Devine R A B & Balland B. (1998). Tantalum pentoxide (Ta_2O_5) thin films for advanced dielectric applications. *Materials Science and Engineering R-reports*, Vol. 22 no. 6, 269-322. DOI: 10.1016/s0927-796X(97)00023-5.
- Haque M M., & Alam M J. (2010). Impact of capacitors leakage current dispersion and a simple approach to improve. *IEEE Asia Pacific Conference on Circuits and Systems*, 676-679. DOI: 10.1109/APCCAS.2010.5775029.
- Lee H., Lee K-C., Schunke J & Burton L. (1984). Leakage currents in multilayer ceramic capacitors. *IEEE Transactions on Components, Hybrids, and Manufacturing Technology*, Vol. 7, no.4, 443-453. DOI: 10.1109/TCHMT.1984.1136375.
- Lee J-M., Choi P-H., Kim S-K., Oh J-H., Shin S-H., Noh J-Y., Kim H-S & Choi B-D. (2018). New method for reduction of the capacitor leakage failure rate without changing the capacitor structure of materials in DRAM Mass Production. *IEEE Transactions on Electron Devices*, Vol. 65, no. 11, 4839-4835. DOI: 10.1109/TED.2018.2870141.
- Moonen R., Vanmeerbeek P., Lekens G., De Ceuninck W., Moens P & Boutsen J. (2007). Study of time-dependent dielectric breakdown on gate oxide capacitors at high

- temperature. In *14th International Symposium on the Physical and Failure Analysis of Integrated Circuits*. 288-291. DOI: 10.1109/IPFA.2007.4378103.
- Pan S., Libo L., Baolin L & Huibin L. (2020). Microstructure evolution for oxide film of anodic aluminum foil used in high voltage electrolytic capacitor. *Journal of Alloys and Compounds*, 1-8. DOI: 10.1016/j.jallcom.2020.153795.
- Reed E & Paulsen J. (2002). Impact of circuit resistance on the breakdown voltage of tantalum chip capacitors. *Microelectronics Reliability*, 821-827. DOI: 10.1016/S0026-2714(02)00015-X.
- Schneider M A., MacDonald J R., Schalnath M C & Ennis J B. (2012). Electrical breakdown in capacitor dielectric films: Scaling laws and the role of self-healing. *IEEE International Power Modulator and High Voltage Conference (IPMHVC)*, 284-287. DOI: 10.1109/IPMHVC.2012.6518735.
- Sedlakova V., Sikula J., Majzner J., Navarova H., Chvatal M & Zednicek T. (2010). Tantalum and Niobium oxide capacitors: Field crystallization, leakage current kinetics and reliability. *27th International Conference on Microelectronics Proceedings*, 439-442. DOI: 10.1109/MIEL.2010.5490447.
- Tekcan T & Kirisken B. (2010). Reliability test procedures for achieving highly robust electronic products. *Proceedings-Annual Reliability and Maintainability Symposium (RAMS)*, 1-6. DOI: 10.1109/RAMS.2010.5447982.
- Teverovsky A. (2014). Insulation resistance and Leakage currents in low-voltage ceramic capacitors with cracks. *IEEE Transactions on Components, Packaging and Manufacturing Technology*, 1-6. DOI: 10.1109/TCPMT.2014.2318178.
- Tian L., Wu M., Fan D., Wu C., Wen G & Wang D. (2012). Failure analysis of damaged dielectric on resistor and capacitor with EMMI and IR-OBIRCH. *19th IEEE International Symposium on the Physical and Failure Analysis of Integrated Circuits*, 1-4. DOI: 10.1109/IPFA.2012.6306276.
- Trainer M. (2001). Measurement of the low-temperature electrical properties of solid tantalum capacitors. *Cryogenics*, Vol. 41, no. 4, 285-288. DOI: 10.1016/S0011-2275(01)00098-4.
- Wang M-H., Lu S., Huang M L & Sian H-W. (2020). Hybrid methodology based on extension theory for partial discharge fault diagnosis of power capacitors. *IEICE Electronics Express*, Vol. 17, no. 18, 1-6. DOI: 10.1587/elex.17.20200250.

- Wang Z., Yan F., Xu M., Wang Z., Wang X & Xu Z. (2017). Influence of external factors on self-healing capacitor temperature field distribution and its validation. *IEEE Transactions on Plasma Science*, Vol. 45, no. 7, 1680-1688. DOI: 10.1109/TPS.2017.2715375.
- Yu D Q., Lau W S., Wong H., Feng X., Dong S & Pey K L. (2016). The variation of the leakage current characteristics of W/Ta₂O₅/W MIM capacitors with the thickness of the bottom W electrode. *Microelectronics Reliability*, Vol. 61, 95-98. DOI: 10.1016/j.microrel.2016.02.013.
- Zou C., Zhang N., Kushner D., Orchard R., Mi C & Zhang S. (2012). High temperature capacitors with high energy density. *IEEE International Power Modulator and High Voltage Conference (IPMHVC)*, 419-421. DOI: 10.1109/IPMHVC.2012.6518769.